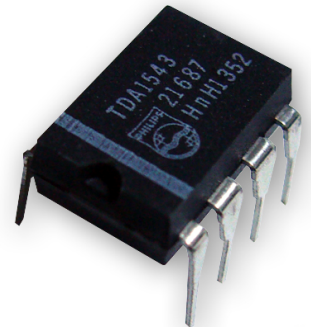


クロックを整える

ふたたび TDA1543 について

ここでふたたび、TDA1543 ノンオーバーサンプリング DAC の話題に戻そう。というのは、その後いくつかの進展があり、音質向上のさらなる糸口が見えてきたからだ。前回の第8号では、USB-DAC のひとつである PCM270x について触れた。その中で、デジタルデータをアナログ信号に復元する際、そのタイミングを決めるクロックのクオリティーが、再現される音質に大きく影響すると述べた。ここでクロックというのは標準化周波数 f_s を表わし、CD の場合は 44.1kHz、つまり 1/44100 秒に 1 回アナログ信号に復元されることを意味する。ところが、CD プレーヤーやパソコンから送られたデジタルデータに含まれるクロックの周期がわずかにゆらいでおり、その「ゆらぎ」の程度をジッター (jitter) ということも述べた。クロックを整えてジッターを低減する技術は、いわゆるリクロック (reclock) と呼ばれており、クロックのゆらぎを減らすことで復元されたアナログ信号の質も向上し、音階の明瞭さ、定位、和声の響きなどの音楽性に影響することがわかってきた。



ここで TDA1543 のデータシートから、ブロック図をじっくり眺めてみよう。黒いプラスチックに封入された集積回路のなかで、いったい何が行われているのか、リクロックする意味は何かを考えてみる。インターネット上でリクロックに関するさまざまな情報を眺めていて、ひとつ疑問に思ったことがあった。いわゆる DIR とか DAI と呼ばれる S/PDIF レシーバー (CS8416, WM8805, DIR9001 など) と DAC

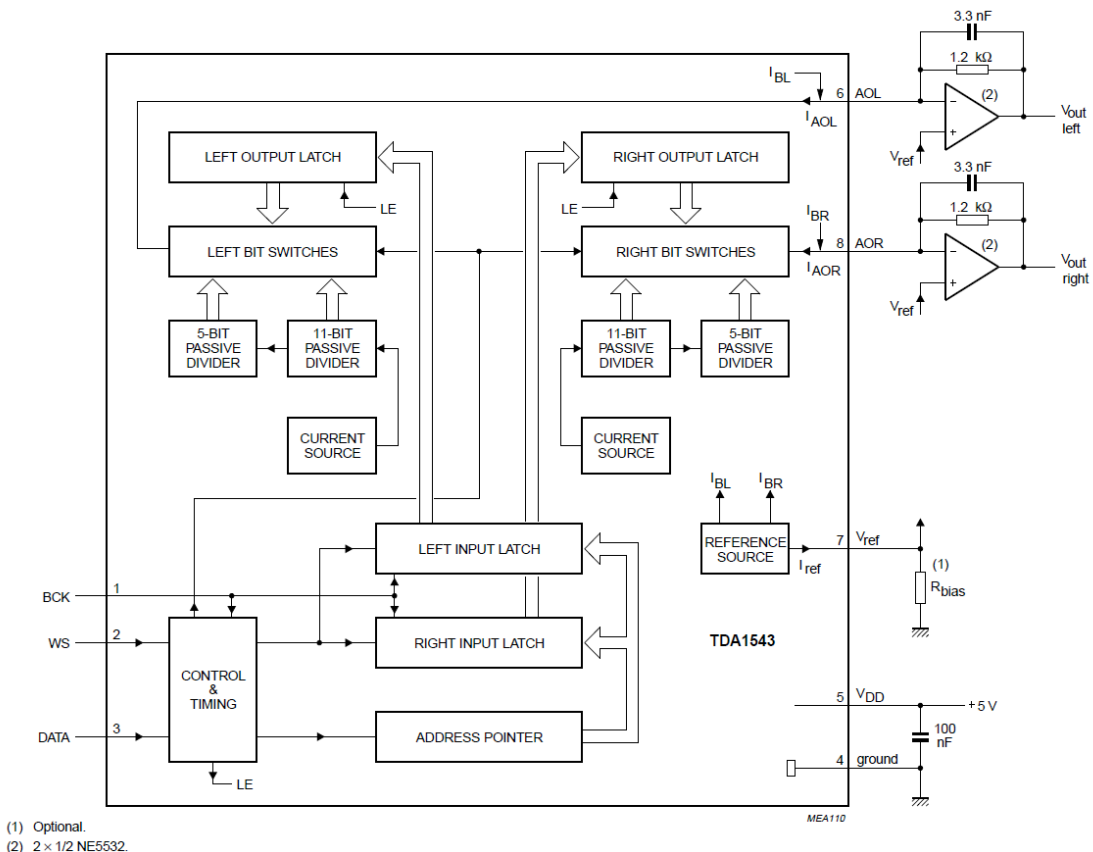
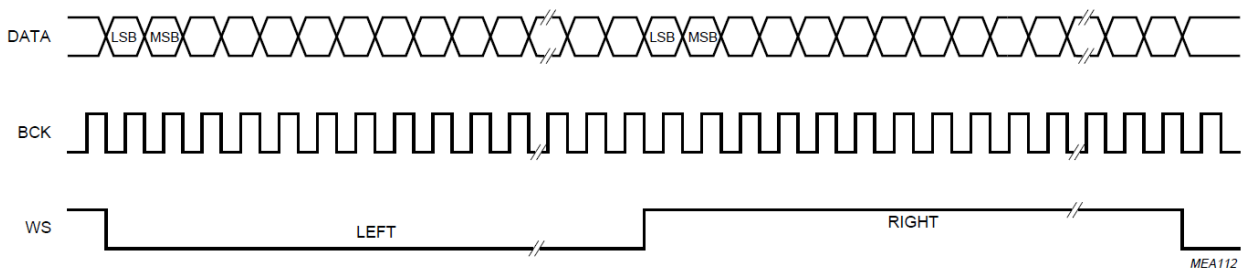


Fig.1 Block diagram.

の間は、音響機器内部の標準的な規格として I²S (アイ・スクウェア・エス) という 3 線式のオーディオインタフェースで結ばれている。それらの信号のやりとりは標準化されており、下図のようなタイミングで転送される。なお、DATA は左右それぞれ 32 ビットあり、1 周期 (1/44100 秒) あたり 64 ビットのデータが転送される。BCK は DATA との同期をとるためのシフトクロックで、CD の場合は 64 ビット×44100Hz = 2.8224MHz となる。

<u>S/PDIF</u>	S/PDIF レシーバー	<u>I²S インタフェース</u>	D/A コンバーター
同軸 (coaxial)	-> DIR/DAI ->	BCK (bit clock)	-> DAC
光ファイバー (TOSLINK)	(CS8416, WM8805, DIR9001 など)	WS (word select, LRCK) DATA (L/R bit data) GND (common ground)	(TDA1543 など)



ところで TDA1543 を使った多くの製作例を見ると、BCK だけか、BCK と WS、あるいは DATA まで含めすべての信号をリクロックしているが、DATA は 1 ビットずつ BCK に同期して、シリアルからパラレルに変換される過程で DAC 内の一時格納 (シフトレジスタまたはラッチ回路と呼ばれる) に順次保持されるので、多少ジッターがあってもデータの個数さえ符合していればデータが化けることはない。つまりリクロックする意味はないはずである。いっぽう、左右の各 16 ビットのデータがそろうまではアナログ信号に変化はなく、WS のエッジ (波形の立ち上り↑や立ち下がり↓) で初めてアナログ信号が切り換わる。したがってジッターを低減するにはせいぜい、WS だけをリクロックすればよく、CD では 1/44100 秒という標準化の周期ができるだけ「ゆらぐ」ことなく保持されるようにすれば、音質の劣化は防げることになる。BCK や DATA までもリクロックするには 50-80MHz (2.8224MHz の 20 倍ほど) の法外な周波数が必要になるが、WS だけをリクロックするのであれば、せいぜい数 MHz (標準化周波数 f_s の 100 倍ほど) で済む。リクロックの基準周波数が低くて済むならばそれに越したことはない。すると都合のよいことに、1/f 雑音が小さく極めてジッターの少ない外部クロック発振回路 (第 8 話を参照) を容易に組むことができる。

ジッターの増大は FM 送信機のしくみと同じ

ジッターのおもな原因は、マスタークロックの信号源が 1/f 雑音により位相変調される現象だった。さらに、発振周波数に比例してジッター量は増える (スペクトル分布は発振周波数の 10 万分の 1 ほどに集中) から、リクロックするための基準周波数はできるだけ低いほど望ましい。さらには、安易に PLL(*1)などで逡倍するとジッターも逡倍されるので、水晶発振器は基本波のみを取り出すことが肝心である。この辺の事情は、FM 送信機のしくみを知っている人ならば思いつく。はじめ数 MHz で発振する水晶発振器 (VCO) で原発振するときに低周波信号電圧で周波数変調をかけるが、水晶発振器では

せいぜい数 kHz（発振周波数の 0.1%ほど）の偏差しか得られず、そのままでは変調が浅い。そこで、周波数通倍器という一種の歪発生回路で 9 通倍ほどして送信周波数を得ると同時に、変調も 9 倍深くするわけである。

FM 送信機と同様、ジッターも一種の変調の深さであるから、通倍すればジッター量も増えるのは当然である。ジッター量を減らす最良の方法は、このしくみを考えると明白で、できるだけ低い周波数（下限は標準化周波数 f_s の 100 倍ほど）、しかも基本波でリクロックすればよい。

ファンクションジェネレータを使った実験によると、1MHz 以下では信号がうまくロックしない。また、2~4MHz 台ではいちおうリクロックするがジュルジュルという雑音が出る。リクロックの誤差で同期が大きくずれ、DATA そのものを取りこぼすことが考えられる。ファンクションジェネレータは、DDS(*2)によるデジタル的な信号発生器であるが、どうも不規則なジッターが多いようである。いっぽう、外部クロック発振回路（第 8 話を参照）を手持ちの水晶 7.680MHz で作ったらうまくリクロックし、いい感じで鳴っている。だいたいこれ以上で最適な発振周波数を見極めればよさそうだ。その際、電源のノイズと思われる成分もそのまま聴こえ、高域に荒さが感じられるので、水晶発振器にはクリーンな電源が必須である。少なくともデジタル回路の電源とは分けたほうがよい。

オーバーサンプリングの功罪

デジタルフィルタでオーバーサンプリングする際、S/PDIF レシーバー内部の PLL によりデジタル伝送データから復元した、標準化周波数 f_s の 256 倍（CD 再生時の周波数は $256 \times 44100\text{Hz} = 11.2896\text{MHz}$ ）のクロックを使用してリサンプル（補間）するが、悪いことにジッター量も相対的に 256 倍増えてしまう。おまけに、リサンプルするクロックの周波数が高ければ高いほど不利になる。オーバーサンプリングによる音質が、どうしてもにじみや濁りが多くて平面的になるのは、こうしたジッターの増大が大きな要因といえる。

ハイビット・ハイサンプリングによる最新のオーディオフォーマットそのものは、オーバーサンプリングとは事情が異なり、それ自体に問題があるとは思わない。ただ、扱う周波数が高いほどアナログ信号に復元したときジッターの影響が出やすくなるので、よほど注意して機器を製作しなければならない。ハイビット・ハイサンプリングをまともに動かす環境は、電源のクオリティーや増幅素子の性能向上にかかってくる。

ハイビット・ハイサンプリングの DAC が 1 台あれば、16 ビットの CD フォーマットも確かに再生できる。その際、元のデータが必ずオーバーサンプリングされることを明記したい。何事も大は小を兼ねるだろうと思われがちだが、結論として、CD はやはり 16 ビットそのまま聴いたほうがよい。ノンオーバーサンプリングが優れているのは、まさにこのジッターの影響が非常に低い点であるといつてよい。

* 1: PLL (phase locked loop) —位相同期回路（いそうどうきかい）と訳される。入力される周期的な信号を元にフィードバック制御を加えて、別の発振器から位相が同期した信号を出力する電子回路である。ある基準周波数の信号から、任意の周波数をつくり出すことができ、今日ではアナログ方式とデジタル方式とがある。

* 2: DDS (direct digital synthesizer) —日本語ではデジタル直接合成発振器と呼ばれている。あらかじめ用意された波形データを任意の時間周期でなぞり、D/A コンバータでアナログ信号に変換する。いわばソフトウェア的な発振器であり、マスタークロックの精度で安定した任意の周波数を得られる。